Introducción a los Sistemas Lógicos y Digitales

Cronograma de clases año lectivo 2018:

Teoría: Miércoles de 08:00 a 11:00 horas. Aula 39

Práctica y Laboratorios: Jueves de 09:00 a 12:00 horas. Laboratorio de

Microcómputo Barcala / Aula 39

Marzo

		Miércoles		luovos	
	7	Algebra de Boole Diag. de Karnaugh	8	Algebra de Boole Diag. de Karnaugh Herramientas de simulación	
	14	Circuitos Combinatorios	15	Simulación de Circuitos Combinatorios	
	21	Flip-Flops	22	Flip-Flops	
	28	VHDL (Parte I)	29	FERIADO	

Abril

	Miércoles		Jueves	
4	Contadores y Registros de Desplazamiento	5	Flip-Flops (VHDL)	
11	VHDL (Parte II)	12	Contadores y Registros de Desplazamiento	
18	Sistemas Numéricos	19	Cont. y Reg. de Desplazamiento (VHDL)	
25	CONSULTAS TEORÍA	26	PRIMER PARCIAL	

Cronograma de clases año lectivo 2018 (continuación):

Mayo

Mayo					
		Miércoles		Jueves	
		2	3	RESULTADOS. CONSULTAS GENERALES.	
		Circuitos Aritméticos (VHDL Parte III)	10	REC. 1ER PARCIAL	
	1	6 Análisis y Síntesis (VHDL Parte IV)	17	RESULTADOS Sistemas numéricos - Circuitos aritméticos	
	2	Familias Lógicas	24	Circuitos aritméticos (VHDL)	
	3	Lógica Programable (Parte I)	31	Análisis y Síntesis Familias Lógicas	

<mark>Junio</mark>

	Miércoles		Jueves	
6	Lógica Programable (Parte II)	7	Laboratorio I de FPGA	
13	VHDL Parte V	14	Laboratorio II de FPGA/ RECUPERACIÓN Laboratorio I FPGA	
20	Conversores ADC y DAC	21	RECUPERACIÓN Laboratorio II FPGA	
27	CONSULTAS GENERALES	28	CONSULTAS GENERALES	

Cronograma de clases año lectivo 2018 (continuación):

Julio

		Miércoles		Jueves	
	4	LIBRE	5	SEGUNDO PARCIAL	
	11	RESULTADOS CONSULTAS GENERALES	12		
	18	RECESO INVERNAL	19	RECESO INVERNAL	
	25	RECESO INVERNAL	26	RECESO INVERNAL	

Agosto

	Miércoles		Jueves	
1	LIBRE	2	RECUP. 2DO. PARCIAL	
8	CONSULTAS GENERALES	9	Parcial FLOTANTE	
15		16		
22		23		

Temas que entran en cada parcial (módulo):

PARCIAL 1:

Algebra de Boole, Diagramas de Karnaugh, Circuitos combinatorios, Flip-Flops, Contadores, Registros de desplazamiento, VHDL (Partes I y II).

PARCIAL 2:

Sistemas Numéricos. Circuitos Aritméticos. Familias Lógicas, Análisis y Síntesis, VHDL (Parte III), Lógica Programable, Conversores ADC y DAC.